

Docket No.: 8733.964.00-US
(PATENT)

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Youn S. Lee, et al.

Application No.: Not Yet Assigned

Confirmation No.: Not Yet Assigned

Filed: Concurrently Herewith

Art Unit: N/A

For: IN-PLANE SWITCHING MODE LIQUID
CRYSTAL DISPLAY DEVICE AND METHOD
FOR FABRICATING THE SAME

Examiner: Not Yet Assigned

Customer No.: 30827

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

| <u>Country</u> | <u>Application No.</u> | <u>Date</u> |
|--------------------|------------------------|-------------------|
| Korea, Republic of | 10-2002-0075609 | November 30, 2002 |

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: November 26, 2003

Respectfully submitted,

By 
Eric J. Nuss

Registration No.: 40,106
MCKENNA LONG & ALDRIDGE LLP
1900 K Street, N.W.
Washington, DC 20006
(202) 496-7500
Attorney for Applicant





별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원 번호 : 10-2002-0075609
Application Number

출원 년 월 일 : 2002년 11월 30일
Date of Application NOV 30, 2002

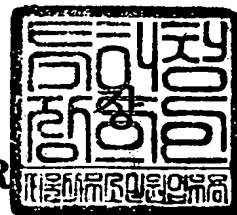
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003 년 05 월 19 일

특 허 청

COMMISSIONER



**【서지사항】**

| | |
|-------------------|---|
| 【서류명】 | 특허출원서 |
| 【권리구분】 | 특허 |
| 【수신처】 | 특허청장 |
| 【참조번호】 | 0003 |
| 【제출일자】 | 2002.11.30 |
| 【국제특허분류】 | G02F |
| 【발명의 명칭】 | 횡전계방식의 액정표시장치 및 그 제조방법 |
| 【발명의 영문명칭】 | In-Plane Switching Mode Liquid Crystal Display Device and A method for manufacturing the same |
| 【출원인】 | |
| 【명칭】 | 엘지 .필립스 엘시디 주식회사 |
| 【출원인코드】 | 1-1998-101865-5 |
| 【대리인】 | |
| 【성명】 | 김용인 |
| 【대리인코드】 | 9-1998-000022-1 |
| 【포괄위임등록번호】 | 1999-054732-1 |
| 【대리인】 | |
| 【성명】 | 심창섭 |
| 【대리인코드】 | 9-1998-000279-9 |
| 【포괄위임등록번호】 | 1999-054731-4 |
| 【발명자】 | |
| 【성명의 국문표기】 | 이연수 |
| 【성명의 영문표기】 | LEE, Youn Soo |
| 【주민등록번호】 | 770412-2231414 |
| 【우편번호】 | 425-080 |
| 【주소】 | 경기도 안산시 초지동 그린빌아파트 1716동 602호 |
| 【국적】 | KR |
| 【발명자】 | |
| 【성명의 국문표기】 | 박철우 |
| 【성명의 영문표기】 | PARK, Cheol Woo |
| 【주민등록번호】 | 690608-1690116 |

| | |
|------------|---|
| 【우편번호】 | 702-757 |
| 【주소】 | 대구광역시 북구 구암동 청구아파트 102/410 |
| 【국적】 | KR |
| 【발명자】 | |
| 【성명의 국문표기】 | 이규태 |
| 【성명의 영문표기】 | LEE, Gue Tai |
| 【주민등록번호】 | 690814-1788215 |
| 【우편번호】 | 770-860 |
| 【주소】 | 경상북도 영천군 임고면 양항1리 221 |
| 【국적】 | KR |
| 【취지】 | 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대 리인 김용 인 (인) 대리인 심창섭 (인) |
| 【수수료】 | |
| 【기본출원료】 | 18 면 29,000 원 |
| 【가산출원료】 | 0 면 0 원 |
| 【우선권주장료】 | 0 건 0 원 |
| 【심사청구료】 | 0 항 0 원 |
| 【합계】 | 29,000 원 |
| 【첨부서류】 | 1. 요약서·명세서(도면)_1통 |

【요약서】**【요약】**

본 발명은 횡전계방식의 액정표시장치 및 그 제조방법에 관한 것으로, 기판 상에 형성된 공통 전극과, 상기 공통 전극들을 포함한 기판에 형성된 절연막과, 상기 절연막 위에 형성된 화소 전극과, 상기 공통 전극 중 최외곽의 공통 전극을 전기적으로 연결되도록 상기 화소 전극 일측의 상기 절연막 위에 형성된 더미 공통 전극을 포함하여 구성된다.

【대표도】

도 4d

【색인어】

횡전계방식, 더미 공통 전극

【명세서】

【발명의 명칭】

횡전계방식의 액정표시장치 및 그 제조방법{In-Plane Switching Mode Liquid Crystal Display Device and A method for manufacturing the same}

【도면의 간단한 설명】

도 1는 종래 횡전계방식의 액정표시장치의 최외곽 화소영역의 평면도

도 2는 도 1의 A-A'선에 따른 화소 전극과 공통 전극이 다른 층에 있는 구조의 단면도

도 3은 본 발명에 따른 횡전계방식의 액정표시장치의 최외곽 화소영역의 평면도

도 4a 내지 도 4d는 본 발명에 따른 도 3의 B-B'상의 공정 단면도

도 5는 화소 전극과 공통 전극이 동일한 층에 있는 구조와 서로 다른 층에 있는 구조에 대한 특성그래프

도면의 주요 부분에 대한 부호의 설명

101 : 게이트 배선

102 : 데이터 배선

103 : 공통 배선

104 : 화소 전극

105 : 공통 전극

106 : 박막트랜지스터

107 : 게이트 전극

108 : 소오스 전극

109 : 드레인 전극

111 : 기판

112 : 게이트 절연막

113 : 보호막

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <13> 본 발명은 액정표시장치에 관한 것으로, 특히 화소 전극과 동일한 층에 더미 공통 전극을 형성하여 직류 성분에 의한 불량을 줄일 수 있는 횡전계방식의 액정표시장치 및 그 제조방법에 관한 것이다.
- <14> 액정표시장치가 표시장치로서 실용화된 이후로 아직 30여년 밖에 지나지 않았지만 전자계산기와 시계 표시부로 시작하여 기계나 전자수첩에도 응용되게 되었고 현재는 대화화, 대용량, 칼라화에 의해 컴퓨터, 텔레비전, 오락기계, 자동 항법 장치 등에 다양하게 적용되고 있다.
- <15> 현재 개발된 많은 평판 표시장치 중 액정표시장치는 크게 액정 패널과 상기 액정 패널에 신호를 인가하고 이러한 신호를 제어하는 회로부로 구성된다.
- <16> 여기서, 상기 액정 패널은 서로 마주 보도록 결합되어 있는 상부기판 및 하부기판과, 상기 두 기판 사이에 주입된 액정층을 구비하여 구성된다.
- <17> 상기 하부기판은 박막트랜지스터 어레이 기판이라고도 한다. 상기 박막트랜지스터 어레이 기판에서는 표시형태에 따라 단순 매트릭스와 능동 매트릭스로 나누며 단순 매트릭스형으로도 화상이나 문자, 도형 등의 정보를 표시할 수 있지만 단순 매트릭스에서는 표시 특성들이 서로간의 상충관계에 있다.
- <18> 이런 상충관계를 해결하기 위한 능동 매트릭스는 각 화소에 스위치 소자를 부가함으로써 표시성능을 향상시킬 수 있다.

- <19> 이와 같이, 능동 매트릭스는 박막트랜지스터 어레이 기판에 일정 간격을 갖고 일 방향으로 배열되는 복수개의 게이트 배선들과, 매트릭스 형태의 화소 영역을 정의하기 위하여 상기 각 게이트 배선에 수직한 방향으로 일정한 간격을 갖고 배열되는 데이터 배선들과, 상기 각 화소 영역에 형성되는 복수개의 화소 전극들과, 상기 게이트 배선의 신호에 따라 상기 데이터 배선의 데이터 신호를 해당 화소 전극에 인가하는 복수개의 박막트랜지스터들로 구성된다.
- <20> 또한, 액정표시장치는 액정의 광학적 이방특성을 이용한 화상표시장치로서, 전압의 인가상태에 따라 분극특성을 보이는 액정에 빛을 조사하게 되면 상기 전압인가에 따른 액정의 배향 상태에 따라 통과되는 빛의 양을 조절하여 이미지를 표현할 수 있게 된다.
- <21> 이러한 액정표시장치는 현재 대면적화가 강력하게 요구되어 있는 실정이지만, 시야각에 따른 명암비(contrast ratio)가 변하는 문제가 있으며, 이를 해결하기 위해 광보상판이 장착된 트위스트 네마틱(TN) 액정표시장치, 횡전계방식의 액정표시장치, 멀티 도메인 액정표시장치 등과 같은 여러 가지의 액정표시장치가 제안되고 있다.
- <22> 상기 제안된 방식 중 횡전계방식의 액정표시장치는 기판과 평행한 횡전계에 의해 액정의 배열을 조절하는 방식으로 화소 전극 및 공통 전극에 전압이 인가될 경우 이들 사이에 형성되는 횡전계에 의해 액정을 배향시킨다. 액정층내에 배향된 액정분자가 상기한 횡전계를 따라 기판에 평행한 상태에서 회전하게 되며, 그 결과 액정층을 통과하는 빛의 양을 제어하게 된다.
- <23> 따라서, 횡전계방식의 액정표시장치는 박막트랜지스터 어레이 기판 상에 화소 전극과 공통 전극이 일정한 거리를 두고 형성되어 있다. 즉, 액정 분자는 상기 박막트랜지스터 어레이 기판 상에 화소 전극과 공통 전극간에 형성되는 횡전계에 의해 작동된다.

- <24> 상기 화소 전극과 공통 전극에 전압을 인가되지 않을 경우(off 상태), 액정 분자들이 상기 화소 전극과 공통 전극에 나란하게 배향되어 액정의 상 변화가 일어나지 않으며, 상기 두 전극에 전압을 인가하면(on 상태), 상기 두 전극에 횡전계가 형성되어 액정분자들이 횡전계와 같은 방향으로 배향된다.
- <25> 따라서, 액정 분자는 배향막에 의해 구속되고, 동일 평면상에 화소 전극과 공통 전극이 외부의 구동 전압의 인가에 따라 기판과 평행한 횡전계가 발생하여 액정층을 통과하는 빛의 양을 조절할 수 있어 광시야각(상하좌우 대략 70°정도)이 좋아지고, 시야각에 의한 색 이동이 적은 장점이 있다.
- <26> 이하, 첨부된 도면을 참조하여 종래 기술에 따른 횡전계방식의 액정표시장치를 설명하면 다음과 같다.
- <27> 도 1은 종래 횡전계방식의 액정표시장치의 최외곽 화소의 평면도이다.
- <28> 도 1에 도시된 바와 같이, 게이트 전극(17)을 구비하여 기판에 일정한 간격을 갖고 일방향으로 배열되는 게이트 배선(11)과, 화소영역을 정의하기 위하여 상기 게이트 배선(11)에 수직한 방향으로 일정한 간격을 갖고 배열되는 데이터 배선(12)과, 상기 게이트 배선(11)과 데이터 배선(12)은 교차되는 부분에 형성되는 박막트랜지스터(16)와, 상기 게이트 배선(11)과 동일 평면상에서 평행하게 형성되는 공통배선(13)과, 상기 화소영역 내에서 상기 공통 배선(13)과 동일 평면상에 동일 물질로 상기 데이터 배선(12)과 평행하게 형성되는 복수개의 공통 전극(15)들과, 상기 박막트랜지스터(16)의 드레인 전극(19)에 연결되어 상기 화소영역에서 상기 공통전극(15)과 일정 간격을 갖고 평행하게 형성되는 복수개의 화소 전극(14)들을 구비하여 구성된다.

- <29> 상기 박막트랜지스터(16)는 기판 상에 형성되어 상기 게이트 배선(11)으로부터 연장되는 게이트전극(17)과, 상기 게이트 전극(17)을 포함한 기판의 전면에 형성되는 게이트 절연막을 개재하여 게이트 전극(17)과 대응되는 게이트 절연막 상에 형성되는 활성층(20)과, 상기 데이터 배선(12)에서 연장되는 소오스 전극(18)과, 상기 화소 전극(14)과 연결되는 드레인 전극(19)으로 구성된다.
- <30> 상기 화소영역 내에서 화소 전극(14)과 공통전극(15)이 데이터 배선(12)과 평행하게 형성되어 있으며, 상기 화소 전극(14)은 축적 용량을 형성하기 위해 공통 배선(13) 및 공통 전극(15)과 오버랩(Overlap)되는 영역을 갖는다.
- <31> 이와 같은 구성을 갖는 종래 횡전계방식의 액정표시장치의 제조방법에 대해 설명한다.
- <32> 도 2는 도 1의 A-A'선상의 단면도로서, 기판(21)에 게이트 금속 물질을 증착하고 사진 석판술에 의해 패터닝하여 게이트 전극(17)을 구비한 게이트 배선(11), 공통 전극(15)을 구비한 공통 배선(13)을 동시에 형성한다. 상기 게이트 배선(11), 게이트 전극(17), 공통 배선(13) 및 공통 전극(15)을 구비한 기판 전면에 게이트 절연막(22), 활성층(도 1의 20), 오믹 콘택층(도시하지 않음)을 차례로 증착하고 사진 석판술에 의해 패터닝하여 박막트랜지스터의 활성층(20)을 형성한다.
- <33> 상기 박막트랜지스터(16)의 활성층을 포함한 상기 게이트 절연막(22) 위에 소오스/드레인 금속 물질을 증착하고 사진 석판술에 의해 선택적으로 형성하여 데이터 배선(12), 소오스 전극(18)과 드레인 전극(19)을 형성한 후 전면에 보호막(23)을 증착한다.

- <34> 그리고, 상기 드레인 전극(19) 위의 보호막(23)을 선택적으로 제거하여 콘택 홀(contact hole)을 형성하고, 드레인 전극(19)과 전기적으로 연결되도록 화소영역에 화소 전극(14)을 형성한다. 상기 화소 전극(14)은 보호막(23) 위에 투명한 도전성 물질을 증착하여 사진식판술에 의해 패터닝한다.
- <35> 이와 같이 제작되는 종래 횡전계방식의 액정표시장치에서, 상기 공통 전극(15)과 화소 전극(14)에 전압을 인가하면, 상기 공통 전극(15)과 보호막(23) 위에 생성된 화소 전극(14)사이에 횡전계가 발생한다. 상기 횡전계에 따라 네 개의 구역으로 분할한다.
- <36> 즉, 상기 도 2에서 최외곽 화소영역을 횡전계에 따라 분할하였다. 여기서, 상기 공통 전극(15)과 화소 전극(14)의 제 I 구역 전위와 제 IV 구역 전위가 등전위를 형성하고, 제 II 구역 전위와 제 III 구역 전위가 등전위를 형성해야 직류 성분에 의한 불량 발생하지 않는다.
- <37> 상기 최외곽 화소영역을 제외한 부분의 화소 영역에서는, 상기 제 IV 구역 옆에 인접한 화소영역의 제 I 구역이 존재하기 때문에 상기 제 I 구역과 제 IV 구역이 구조적으로 대칭을 이룬다. 따라서 제 I 구역 전위와 제 IV 구역 전위가 등전위를 형성된다.
- <38> 그러나, 최외곽 화소영역에서는 제 IV 구역 옆에 화소 영역이 형성되지 않아 상기 구조에서는 제 I 구역과 제 IV 구역의 구조적 대칭이 깨지기 때문에 제 I 구역 전위와 제 IV 구역 전위가 등전위를 형성하지 못하여 이로 인해 직류 성분이 제 IV 구역 최외곽의 공통 전극(15)에 축적되게 되고 직류 성분이 증가하여 빠르게 방전하지 못하여 이로 인한 불량이 발생된다. 상기 제 IV 구역에 있는 공통 전극(15)을 최외곽의 공통 전극(15)으로 표기하였다.

【발명이 이루고자 하는 기술적 과제】

<39> 본 발명은 상기한 종래 기술의 문제점을 해결하기 위해 안출한 것으로서, 최외곽 화소영역 내에 화소 전극과 동일한 층에 더미(Dummy) 공통 전극을 형성하고 이를 공통 전극에 전기적으로 연결하여 최외곽의 공통 전극에 축적되는 직류 성분을 빠르게 방전시켜 잔상 효과를 최소화하여 불량을 줄일 수 있는 횡전계방식의 액정표시장치 및 그 제조 방법을 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

<40> 본 발명은 상기의 목적을 달성하기 위한 횡전계방식의 액정표시장치는 기판과, 상기 기판 상에 형성된 공통 전극과, 상기 공통 전극들을 포함한 기판에 형성된 절연막과, 상기 절연막 위에 형성된 화소 전극과, 상기 공통 전극 중 최외곽의 공통 전극을 전기적으로 연결되도록 상기 화소 전극 일측의 상기 절연막 위에 형성된 더미 공통 전극을 포함하여 구성됨을 특징으로 한다.

<41> 상기 화소전극과 더미 공통 전극을 동일 물질로 형성되고, 상기 절연막은 게이트 절연막과 보호막을 구비하고, 상기 공통 전극과 동일층에 형성된 게이트 배선과, 상기 게이트 절연막 위에 상기 게이트 배선과 수직한 방향으로 형성된 데이터 배선을 더 포함함을 특징으로 한다.

<42> 또한, 본 발명의 다른 실시예에 의한 횡전계방식의 액정표시장치는 기판과, 상기 기판 상에 형성된 게이트 전극 및 공통 전극과, 상기 게이트 전극 및 공통 전극을 구비한 기판 전면면에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 형성된 반도체층과, 상기 반도체층 양측에 소오스/드레인 전극을 구비한 데이터 배선과, 상기 데이터 배선을

포함한 기판 전면에 형성된 보호막과, 상기 드레인 전극에 연결되도록 상기 보호막 위에 형성된 화소전극과, 그리고 상기 공통 전극에 연결되도록 상기 화소 전극 일측의 상기 보호막 위에 형성된 더미 공통 전극을 포함하여 구성됨을 특징으로 한다.

<43> 또한, 상기와 같은 본 발명에 의한 횡전계방식의 액정표시장치의 제조방법은 기판 상에 게이트 전극을 구비한 게이트 배선 및 공통 전극을 구비한 공통 배선을 형성하는 공정과, 전면에 게이트 절연막을 형성하는 공정과, 상기 게이트 배선에 수직한 방향으로 상기 게이트 절연막 위에 소오스/드레인 전극을 구비한 데이터 배선을 형성하는 공정과, 전면에 보호막을 형성하는 공정과, 상기 보호막 위에 상기 드레인 전극과 연결되도록 화소 전극을 형성하고, 상기 공통 전극에 연결되도록 더미 공통 전극을 형성하는 공정을 포함하여 이루어짐을 특징으로 한다.

<44> 이하, 첨부된 도면을 참조하여 본 발명에 따른 횡전계방식의 액정표시장치 및 그 제조방법을 보다 상세히 설명하면 다음과 같다.

<45> 도 3은 본 발명 실시예에 따른 횡전계방식의 액정표시장치의 최외곽 화소영역의 평면도이다.

<46> 도 3에 도시된 바와 같이, 기판상에 일정한 간격을 갖고 일 방향으로 배열되는 게이트 배선(101)과, 화소영역을 정의하기 위하여 상기 게이트 배선(101)에 수직한 방향으로 일정한 간격을 갖고 교차 배열되는 데이터 배선(102)과, 상기 게이트 배선(101)과 데이터 배선(102)이 교차되는 부분에 형성된 박막트랜지스터(106)와, 상기 게이트 배선(101)과 동일한 평면상에서 상기 게이트 배선(101)과 평행하게 형성된 공통 배선(103)과, 상기 화소영역 내에서 상기 공통 배선(103)과 동일 평면상에 동일 물질로 상기 데이터 배선(102)과 평행하게 형성되는 복수개의 공통전극(105)들과, 상기 박막트랜지스터(106)

의 드레인 전극(109)에 연결되어 상기 화소영역에서 상기 공통전극(105)과 일정한 간격을 갖고 평행하게 형성되는 복수개의 화소전극(104)과, 상기 공통 전극(105) 중 최외곽에 형성된 공통전극(105)에 오버랩되어 상기 공통 전극(105)과 전기적으로 연결되고 상기 화소 전극(104)과 동일 평면상에 형성되는 더미 공통 전극(110)을 구비하여 구성된다.

<47> 상기 박막트랜지스터(106)는, 상기 게이트 배선(101)에서 돌출한 게이트 전극(107)과, 상기 데이터 배선(102)에서 돌출되어 상기 게이트 전극(107)과 일정 부분 오버랩된 소오스 전극(108)과, 상기 소오스 전극(108)과 일정 간격 떨어져 게이트 전극(107)과 일정 부분 오버랩된 드레인 전극(109)을 구비하여 구성된다.

<48> 즉, 상기 기판 상의 최외곽 화소영역에서만 더미 공통 전극(110)이 형성되고, 상기 더미 공통 전극(110)은 상기 화소전극(104)과 동일 층에 형성되며, 최외곽의 공통 전극(105)과 전기적으로 연결된다.

<49> 이와 같은 구조를 갖는 본 발명에 따른 횡전계방식의 액정표시장치의 제조방법을 설명하면 다음과 같다.

<50> 도 4a 내지 도 4d는 도 3의 B-B'선에 따른 본 발명의 횡전계방식의 액정표시장치의 제조방법을 나타낸 공정 단면도이다.

<51> 도 4a에 도시된 바와 같이, 기판(111) 상에 게이트 금속 물질을 스퍼터링(sputtering)법을 이용하여 증착하고 사진식판술(photolithography)에 의해 선택적으로 제거하여 게이트 전극(104)을 구비한 게이트 배선(101) 및 공통 전극(105)을 구비한 공통 배선(103)을 동시에 형성한다.

- <52> 도 4b와 같이, 상기 게이트 배선(101), 게이트 전극(107), 공통 배선(103) 및 공통 전극(105)을 포함한 기판(111) 전면에 게이트 절연막(112), 활성층(120), 오믹 콘택층(도시하지 않음)을 순차적으로 적층하고, 상기 활성층(120) 및 오믹 콘택층을 사진식판술에 의해 선택적으로 제거하여 박막트랜지스터(106)의 활성층(120)을 형성한다.
- <53> 도 4c와 같이, 상기 기판(111) 전면에 소오스/드레인 전극용 금속 물질을 스퍼터링법을 이용하여 증착하고, 사진식판술에 의해 선택적으로 제거하여 데이터 배선(102)과 상기 소정영역내의 소오스 전극(108)과 드레인 전극(109)을 형성한다.
- <54> 도 4d와 같이, 상기 데이터 배선(102)을 포함하여 기판 전면에 보호막(113)을 형성하고, 상기 드레인 전극(109)의 소정부분이 노출되고, 그리고 상기 최외곽 화소영역 내에서는 최외곽의 공통 전극(105)의 소정부분이 노출되도록 사진 식판술에 의해 보호막(113) 및 게이트 절연막(112)을 선택적으로 제거하여 콘택홀(114)을 형성한다.
- <55> 상기 콘택홀(114)을 통해 드레인 전극(109)과, 그리고 상기 최외곽 화소영역 내에서 최외곽의 공통 전극(105)도 전기적으로 연결되도록 전면에 투명 물질을 증착한다.
- <56> 그리고, 상기 투명 물질을 선택적으로 제거하여 상기 화소 전극(104)과, 더미 공통 전극(110)을 형성한다. 이때, 상기 화소전극(104)은 박막트랜지스터(106)의 드레인 전극(109)과 연결되고, 상기 더미 공통 전극(110)은 최외곽의 공통전극(105)에 전기적으로 연결된다.
- <57> 이와 같은 제조방법에 의해 형성된 본 발명에 따른 횡전계방식의 액정표시장치는, 최외곽 화소영역 내에서 게이트 절연막(112) 안에 있는 최외각의 공통 전극(105)과 보호

막(113) 위에 있는 더미 공통 전극(110)을 오버랩 시켜 전기적으로 연결되어, 화소 전극(104)과 공통 전극(105)이 동일한 층상에 형성된 것과 같은 효과를 볼 수 있다.

<58> 상기 화소 전극(104)과 더미 공통 전극(110)의 구조에 따른 특성을 도 5에 의해 나타내었다.

<59> 즉, 도 5는 화소 전극(104)과 더미 공통 전극(110)에 의해 공통 전극(105)이 동일한 층에 있는 구조와, 화소 전극(104)과 공통 전극(105)이 서로 다른 층에 있는 구조를 시간에 따른 잔류 직류 성분의 특성그래프로 나타낸 것이다.

<60> 도 5에서와 같이, 화소 전극(104)과 공통 전극(105)이 동일한 층의 구조는 화소 전극(104)과 공통 전극(105)이 서로 다른 층의 구조에 비해 시간에 따른 직류 성분의 방전이 빠르다.

<61> 즉, 화소 전극(104)과 공통 전극(105)이 서로 다른 층의 구조를 갖는 종래와 같은 횡전계방식의 액정표시장치는 최외곽 화소영역의 구조적 대칭이 깨져 잔류 전하가 최외곽의 공통 전극(105)에 몰려 장시간 사라지지 않아서 화면이 바뀌어도 원래의 상의 흔적이 계속 남아 있는 잔상효과가 있다.

<62> 그러나, 본 발명에서는 최외곽 화소영역에서 화소 전극(104)과 동일한 층에 더미 공통 전극(110)을 형성하여, 상기 더미 공통 전극(110)을 통해 잔류 직류 성분을 빠르게 방전시켜 잔상효과가 최소화하여 불량을 줄일 수 있다.

【발명의 효과】

<63> 이상에서 설명한 바와 같은 본 발명에 따른 횡전계방식의 액정표시장치 및 그 제조 방법에 있어서는 다음과 같은 효과가 있다.

<64> 즉, 최외곽 화소영역 내에서 화소전극과 동일 층에 더미 공통 전극을 형성하고, 게이트 절연막 안에 있는 최외각의 공통 전극과 보호막 위에 있는 더미 공통 전극을 콘택홀에 의해 전기적으로 연결함으로써, 화소 전극과 공통 전극은 더미 공통 전극에 의해 두 전극이 같은 층에 있는 효과를 나타내어 시간이 지남에 따라 최외각의 공통 전극에 축적되는 직류 성분이 빠르게 방전하여 직류 성분에 따른 잔상의 효과를 최소화 할 수 있어 불량을 줄일 수 있다.

【특허청구범위】**【청구항 1】**

기판;

상기 기판 상에 일정한 간격을 갖고 형성된 복수개의 공통 전극들;

상기 공통 전극들을 포함한 기판에 형성된 절연막;

상기 각 공통전극 사이의 절연막 상에 일정한 간격을 갖고 형성된 화소 전극;

상기 공통 전극 중 최외곽의 공통 전극을 전기적으로 연결되도록 상기 화소 전극 일측의 상기 절연막 위에 형성된 더미 공통 전극을 포함하여 구성됨을 특징하는 횡전계 방식의 액정표시장치.

【청구항 2】

제 1항에 있어서, 상기 화소전극과 더미 공통 전극을 동일 물질로 형성됨을 특징으로 하는 횡전계방식의 액정표시장치.

【청구항 3】

제 1 항에 있어서, 상기 절연막은 게이트 절연막과 보호막을 구비하고, 상기 공통 전극과 동일층에 형성된 게이트 배선과, 상기 게이트 절연막 위에 상기 게이트 배선과 수직한 방향으로 형성된 데이터 배선을 더 포함함을 특징으로 하는 횡전계방식의 액정표시장치.

【청구항 4】

기판;

상기 기판 상에 형성된 게이트 전극 및 공통 전극;

상기 기판 전면에 형성된 게이트 절연막;

상기 게이트 전극 상부의 게이트 절연막 상에 형성된 반도체층;

상기 반도체층 양측에 소오스/드레인 전극을 구비한 데이터 배선;

상기 데이터 배선을 포함한 기판 전면에 형성된 보호막;

상기 드레인 전극에 연결되도록 상기 보호막 위에 형성된 화소전극; 그리고

상기 공통 전극에 연결되도록 상기 화소 전극 일측의 상기 보호막 위에 형성된 더미 공통 전극을 포함하여 구성됨을 특징으로 하는 횡전계방식의 액정표시장치.

【청구항 5】

기판 상에 게이트 전극을 구비한 게이트 배선 및 공통 전극을 구비한 공통 배선을 형성하는 공정과,

전면에 게이트 절연막을 형성하는 공정과,

상기 게이트 배선에 수직한 방향으로 상기 게이트 절연막 위에 소오스/드레인 전극을 구비한 데이터 배선을 형성하는 공정과,

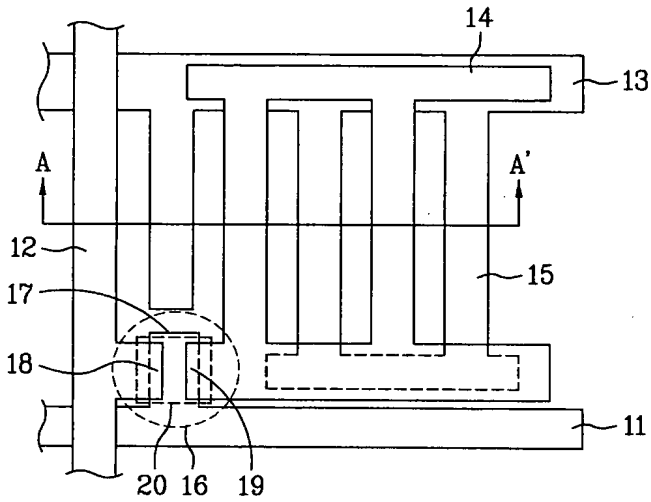
전면에 보호막을 형성하는 공정과,

상기 보호막 위에 상기 드레인 전극과 연결되도록 화소 전극을 형성하고,

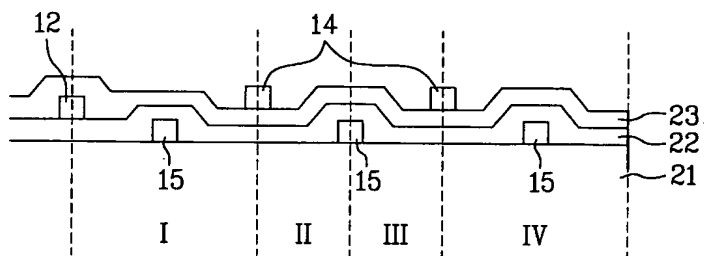
상기 공통 전극에 연결되도록 더미 공통 전극을 형성하는 공정을 포함하여 이루어짐을 특징으로 하는 횡전계방식의 액정표시장치의 제조방법.

【도면】

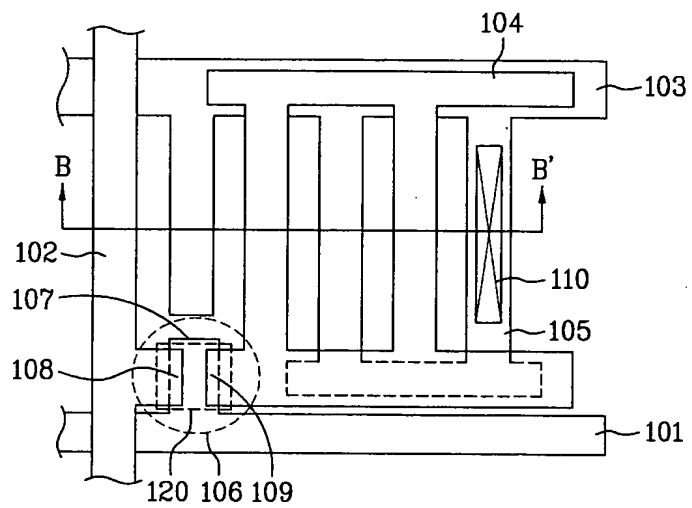
【도 1】



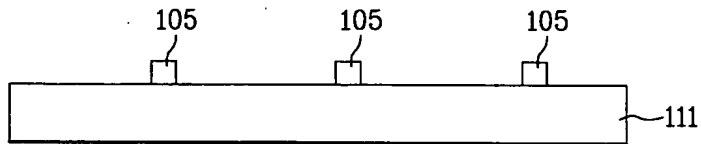
【도 2】



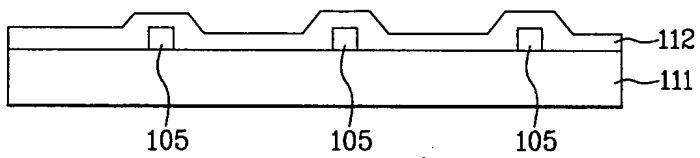
【도 3】



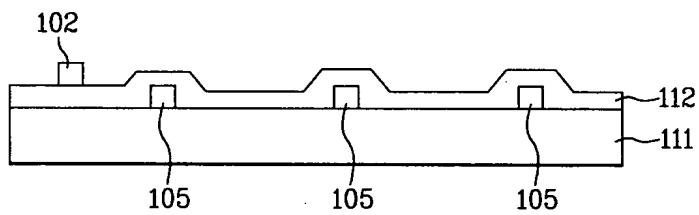
【도 4a】



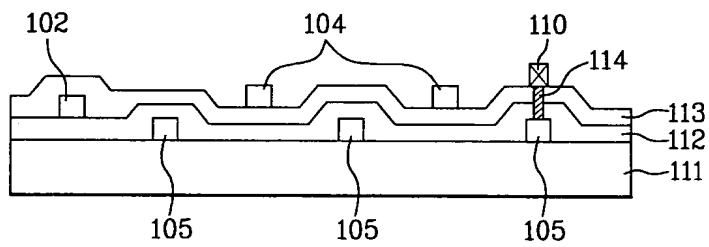
【도 4b】



【도 4c】



【도 4d】



【도 5】

